

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:  
Atsushi Kishimoto, et al.

Application No.: Not Yet Assigned

Filed: September 9, 2003

Art Unit: N/A

For: CHIP ELECTRONIC COMPONENT

Examiner: Not Yet Assigned

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Dear Sir:

Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign applications filed in the following foreign countries on the dates indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Japan	2003-289321	August 7, 2003
Japan	2002-264579	September 10, 2002

In support of this claim, a certified copy of each said original foreign application is filed herewith.

Dated: September 9, 2003

Respectfully submitted,

By Richard LaCava

Richard LaCava

Registration No.: 41,135

DICKSTEIN SHAPIRO MORIN &  
OSHINSKY LLP

1177 Avenue of the Americas – 41st Floor  
New York, New York 10036-2714  
(212) 835-1400  
Attorney for Applicant

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 3 年   8 月   7 日  
Date of Application:

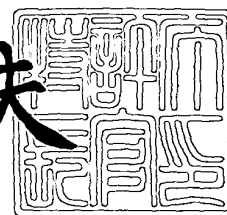
出 願 番 号            特 願 2 0 0 3 - 2 8 9 3 2 1  
Application Number:  
[ST. 10/C] :            [ J P 2 0 0 3 - 2 8 9 3 2 1 ] .

出   願   人            株式会社村田製作所  
Applicant(s):

2 0 0 3 年   8 月 2 2 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号   出証特 2 0 0 3 - 3 0 6 9 1 2 5

【書類名】 特許願  
【整理番号】 31-0179P  
【提出日】 平成15年 8月 7日  
【あて先】 特許庁長官殿  
【国際特許分類】 H01C 7/02  
H01C 7/04  
H01C 7/10  
H01G 4/12

【発明者】  
【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号 株式会社村田製作所内  
【氏名】 岸本 敦司

【発明者】  
【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号 株式会社村田製作所内  
【氏名】 新見 秀明

【発明者】  
【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号 株式会社村田製作所内  
【氏名】 安藤 陽

【特許出願人】  
【識別番号】 000006231  
【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号  
【氏名又は名称】 株式会社村田製作所  
【代表者】 村田 泰隆  
【電話番号】 075-955-6731

【先の出願に基づく優先権主張】  
【出願番号】 特願2002-264579  
【出願日】 平成14年 9月10日

【手数料の表示】  
【予納台帳番号】 005304  
【納付金額】 21,000円

【提出物件の目録】  
【物件名】 特許請求の範囲 1  
【物件名】 明細書 1  
【物件名】 図面 1  
【物件名】 要約書 1

**【書類名】 特許請求の範囲****【請求項 1】**

セラミック素体の表面に形成される端子電極の表面に、めっき膜が形成されてなるチップ型電子部品において、

前記セラミック素体の表面のうち少なくとも前記端子電極が形成されていない部分にガラス層が形成され、

前記ガラス層となるガラスに、L i、N a、及びKから選ばれるアルカリ金属元素のうち少なくとも2種類が含まれており、かつ前記アルカリ金属元素の原子総量が前記ガラスの酸素を除く原子総量のうち20 atom%以上含まれることを特徴とするチップ型電子部品。

**【請求項 2】**

前記アルカリ金属元素として、少なくともL iとKとが含まれることを特徴とする請求項1に記載のチップ型電子部品。

**【請求項 3】**

ガラス層に含まれるアルカリ金属元素のうち、含有量の多い上位2種類のアルカリ金属元素の原子比が2：8～8：2であることを特徴とする請求項1または請求項2に記載のチップ型電子部品。

**【請求項 4】**

前記セラミック素体が半導体セラミックで構成されていることを特徴とする請求項1～請求項3のいずれかに記載のチップ型電子部品。

**【書類名】 明細書****【発明の名称】 チップ型電子部品****【技術分野】****【0001】**

本発明は、セラミック素体の表面に形成される端子電極にめっき膜を形成したチップ型電子部品に関するものである。

**【背景技術】****【0002】**

近年、電子部品の面実装対応の要求が強くなり、多くの電子部品においてチップ化が進んでいる。例えば、積層型 PTC サーミスタは、BaTiO<sub>3</sub> からなるセラミックグリーンシートと Ni 等の導電性粉末とを含む導電性ペーストとを交互に積層し、これを一体焼成してセラミック素体を得た後、セラミック素体の端面に Ag 等の端子電極を焼き付けて作製される。

**【0003】**

このようにして形成されたチップ型電子部品を基板に実装するにあたり、通常はんだ付けが行われている。はんだ付けを行う際、はんだの温度が端子電極の融点よりも高い場合、及びはんだ付けに要する時間が長すぎる場合に端子電極が溶融してはんだ中に溶け出す、いわゆるはんだ食われが生じることがある。このはんだ食われを防ぐために、はんだ付けを行う前に端子電極の表面に電解めっき法によって Ni 等のめっき膜を形成する方法が用いられていた。

**【0004】**

しかしながら、セラミック素体が絶縁体であっても、セラミック素体の焼結密度が低い場合には、めっき液がセラミック素体の内部に浸入してしまい、セラミック素体の特性が劣化する。さらに、半導体の性質を有するセラミック素体に焼き付けられた端子電極に電解めっきを施す場合、端子電極が焼き付けられていないセラミック素体にもめっき膜が形成されてしまうという問題が生じる。

**【0005】**

これを解決する方法として、Na/Si 原子比が 0.6 であるケイ酸ナトリウム水溶液にセラミック素体を浸漬して、セラミック素体の表面にガラス層を設けるという方法が用いられていた。（例えば、特許文献 1 参照）。このように絶縁体であるガラス層をセラミック素体の表面に形成することで、めっき膜が形成されることを防ぐことができた。また、ガラス粉末に、アルカリ金属元素のうち 1 種類を多量に含有させることで、ガラスの融点を低くなるため、セラミック層とガラス層との収縮量の差を低減でき、ガラス層のひび割れの発生を防ぐことができると考えられていた。

**【特許文献 1】 特開 2002-43167 号公報（第 2-3 頁）****【発明の開示】****【発明が解決しようとする課題】****【0006】**

しかしながら、アルカリ金属元素のうち 1 種類を多量に含有したガラスによりガラス層が形成されたチップ型電子部品は、通電試験を行ったところ、耐電圧が大幅に低下することがわかった。そこで、本発明の目的は、セラミック素体の表面にガラス層を形成する際に、ガラス層にひびや割れによるセラミック素体へのめっき液浸入を防ぐことができるとともに、十分な耐電圧が得られるチップ型電子部品を提供することを目的とする。

**【課題を解決するための手段】****【0007】**

本発明は上記課題を解決するために、本願第 1 のチップ型電子部品は、セラミック素体の表面に形成される端子電極の表面に、めっき膜が形成されてなるチップ型電子部品において、前記セラミック素体の表面のうち少なくとも前記端子電極が形成されていない部分にガラス層が形成され、前記ガラス層となるガラスに、Li、Na、及び K から選ばれるアルカリ金属元素のうち少なくとも 2 種類が含まれており、かつ前記アルカリ金属元素の

原子総量が前記ガラスの酸素を除く原子総量のうち 20 atom% 以上含まれることを特徴とする。

【0008】

このようなチップ型電子部品を用いることによって、ガラス層にひびや割れが生じることを防ぐことができるとともにチップ型電子部品の耐電圧が低下することを防ぐことができる。より具体的に説明すると、ガラス層となるガラスにアルカリ金属元素が多量に含まれる場合、アルカリ金属元素がイオン化してイオン伝導が生じる。これによりチップ型電子部品の表面を電流が流れてしまい、耐電圧が急激に低下することが判明した。そこで、本発明者らはイオン伝導がアルカリイオンの専有位置を経由して生じることから、予め 2 種類以上のアルカリイオンを用いることによって 2 種類以上の専有位置を生じさせ、それぞれのアルカリイオンの動きを抑制させることに着眼したのである。このような構成にすることによって、ガラス層となるガラスにアルカリ元素が多量に含まれていても、チップ型電子部品の耐電圧の低下を防ぐことができる。これとともに、従来よりもガラスにアルカリ元素を多量に含めることができ、ガラスの融点をさらに低下させることが可能となるため、ガラスのひびや割れをより防ぐことができる。

【0009】

また、本願第 2 の発明のチップ型電子部品は、前記アルカリ金属元素として、少なくとも Li と K とが含まれることが好ましい。このように 2 種類以上のアルカリ金属元素として、Li と K との組合せを選ぶ場合、Li イオンと K イオンとのイオン半径の差が大きいいため、よりイオン伝導を抑制することができる。また、チップ型電子部品の特性に影響を与えることなく安価に製造することができ、量産に向いている。

【0010】

また、本願第 3 の発明のチップ型電子部品は、ガラス層に含まれるアルカリ金属元素のうち、含有量の多い上位 2 種類のアルカリ金属元素の原子比が 2 : 8 ~ 8 : 2 であることが好ましい。ガラス層に含まれるアルカリ金属元素の原子比をこのような範囲にすることによって、上述のイオン伝導をより効果的に抑制し、顕著な耐電圧低下抑制効果を発揮することができる。

【0011】

また、本願第 4 の発明のチップ型電子部品は、前記セラミック素体が半導体セラミックで構成されていることが好ましい。セラミック素体が半導体セラミックの場合、セラミック素体にめっき膜が形成されやすいが、第 1 または第 2 の発明のように構成することでめっき膜が形成されることを防ぐことができるため、より有用である。

【発明の効果】

【0012】

本願第 1 の発明のチップ型電子部品を用いることによって、ガラス層にひびや割れが生じることを防ぐことができるとともに十分な耐電圧を有するチップ型電子部品を得ることができる。

また、本願第 2 の発明のチップ型電子部品を用いることによって、2 種類以上のアルカリ金属元素として、Li 元素と K 元素との組合せを選ぶ場合、Li イオンと K イオンとのイオン半径の差が大きいいため、よりイオン伝導を抑制することができる。また、チップ型電子部品の特性に影響を与えることなく安価に製造することができ、量産に向いている。

また、本願第 3 の発明のように、ガラス層に含まれるアルカリ金属元素のうち、含有量の多い上位 2 種類のアルカリ金属元素の原子比が 2 : 8 ~ 8 : 2 とすることによって、イオン伝導をより効果的に抑制し、顕著な耐電圧低下抑制効果を発揮することができる。

【0013】

また、本願第 4 の発明のようにめっき液が浸入しやすい半導体セラミックであっても、セラミック素体にめっき液が浸入することを防ぎ、チップ型電子部品の耐電圧の低下を防ぐのに、より有用である。

【発明を実施するための最良の形態】

【0014】

以下、本願発明のチップ型電子部品を図面に基づき詳細に説明する。

図 1 は本願発明のチップ型電子部品の一実施例を示す概略断面図である。本願発明のチップ型電子部品 1 はセラミック層 2 と内部電極 3 と電氣的に接続されるように端子電極 5 が形成されている。セラミック素体 4 の表面にはガラス層 6 が形成されており、端子電極 5 の表面には N i めっき膜 7 と S n めっき膜 8 とが形成されている。

【0015】

このガラス層 6 となるガラスに含まれるアルカリ金属元素として具体的に用いられるのは、L i (イオン半径：0. 0 6 8)、N a (イオン半径：0. 0 9 7)、及び K (イオン半径：0. 1 3 3) である。このようなアルカリ金属元素のうち 2 種類以上を含有させることで、アルカリ金属元素のイオン伝導を防ぐことができる。この 2 種類以上のアルカリ金属元素の組合せとして、種々の組合せが考えられるが、L i と K との組合せがより好ましい。この 2 種類のアルカリ金属の組合せは、イオン半径の差が大きくイオン伝導をより防ぐことが可能となる上に、チップ型電子部品の電気特性に影響を与えることなく安価に製造することができる。

【0016】

また、ガラス層に含まれるアルカリ金属元素のうち、含有量の多い上位 2 種類のアルカリ金属元素の原子比が 2 : 8 から 8 : 2 であることが好ましい。この範囲外である場合、2 種類以上の専有位置を生じさせることによって得られる効果が薄れる。

【0017】

また、この 2 種類以上のアルカリ金属元素の原子総量が、ガラスに含まれる酸素を含まない原子の総量のうち 2 0 atom% 以上であることが好ましい。これにより、ガラス層 6 に割れやひびが生じることを防ぐことができる。アルカリ金属元素の原子総量が、ガラスに含まれる酸素を除く原子総量のうち 2 0 atom% よりも少ない場合、ガラスの融点を低下させるという効果が薄れる。このため、ガラス層 6 とセラミック層 2 との収縮量を低減できず、ガラス層 6 に割れやひびが生じるため好ましくない。上限は特に限定しないが、アルカリ金属原子の原子総量が、ガラスに含まれる酸素を除く原子総量のうち 7 0 atom% 以下が好ましい。これよりも多い場合、ガラスが得られず、セラミック素体 4 の表面にガラス層 6 として形成されない。

【0018】

また、ガラス層 6 を形成する方法として、ガラス粉末を有機バインダとともに有機溶剤に分散混合し、ガラスペーストとしてセラミック素体 4 の端面に塗布焼き付けるという方法を用いることができる。その他にも、ガラス粉末を水に溶かしてガラス水溶液を生成し、セラミック素体 4 をガラス水溶液に浸漬し乾燥させることでガラス層 6 を形成することができるが、これらに限るものではない。

【0019】

また、セラミック層 2 として用いるセラミックは、半導体、誘電体、圧電体、磁性体、および絶縁体等のいずれでもよい。特に半導体セラミックにおいては顕著な効果が生じるが、半導体セラミックとしては、P T C 特性を有するチタン酸バリウム系の他に、N T C 特性を有する遷移元素系酸化物、バリスタ特性を有する酸化亜鉛系等が挙げられるがこれに限るものではない。

【0020】

また、端子電極 5 は、A g の他に P d、A g - P d、P t 等の酸化しにくい貴金属粉末を用いて形成されることが好ましいが、非酸化性雰囲気で焼き付けることができるのであれば、N i、C u 等の卑金属粉末を用いてもよい。なお、端子電極 5 の形成方法としては、焼成後のセラミック素体 4 に導電性ペーストを塗布して焼き付ける方法の他に、セラミック層 4 と内部電極 3 になる N i 電極ペーストと端子電極 5 となる導電性ペーストとを同時焼成することでセラミック素体 4 の両端面に端子電極 5 を形成する方法を採用することができる。具体的には、セラミック層 2 となるセラミックグリーンシートと、内部電極 3 となる N i 電極ペーストとを交互に積み重ねて圧着し、一定の寸法に切断して得られた生チップの端面に端子電極用導電性ペーストを塗布した後、還元性雰囲気中で一体焼成する

ことでセラミック素体 4 の端面に端子電極 5 を形成する。また、めっき膜としては、Ni めっき膜 7 と Sn めっき膜 8 とを形成しているが、端子電極 5 に用いた金属粉末との相性によって適宜変えることができ、上記のめっき膜以外にもはんだめっき等を用いることができる。

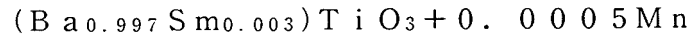
#### 【0021】

以下、本発明のチップ型電子部品の製造方法について、チップ型 PTC サーミスタの作製とともに、さらに具体的に説明する。

#### 【実施例 1】

#### 【0022】

まず、出発原料として、BaTiO<sub>3</sub>、TiO<sub>2</sub>、Sm<sub>2</sub>O<sub>3</sub>、及び MnCo<sub>3</sub> を用意し以下の式を満たすように調合した。



次に、調合した粉末に純水を加えてジルコニアボールとともに 16 時間混合粉碎し、乾燥後 1200℃ で 2 時間仮焼し、粉碎して仮焼粉を得た。この仮焼粉に、有機バインダ、分散剤、及び水を加えて、ジルコニアボールとともに 10 時間混合して、セラミックスラリーを得た。このセラミックスラリーをドクターブレード法によりシート状に成形し、乾燥させてセラミックグリーンシートを得た。次に、セラミックグリーンシートの主面上に、スクリーン印刷により所望のパターンとなるように Ni 電極ペーストを塗布した。その後、Ni 電極ペーストがセラミックグリーンシートを介して対向するようにセラミックグリーンシートを積み重ね、さらに Ni 電極ペーストを塗布していない保護用セラミックグリーンシートを上下に配置して圧着し、2.2mm×1.4mm×1.4mm の寸法に切断して生チップを得た。なお、生チップの両端面に Ni 電極ペーストが交互に導出されるようにした。この生チップを H<sub>2</sub>/N<sub>2</sub>=3% の還元雰囲気下にて 1200℃ 2 時間で焼成しセラミック層 2 と内部電極 3 とが交互に積層されたセラミック素体 4 を得た。

#### 【0023】

次に、表 1 の試料 1～試料 19 に示す組成となるようにアルカリガラス水溶液を準備した。なお、ここでのアルカリガラス水溶液の固形分は 20wt% とした。このアルカリガラス水溶液に、上記のようにして作製したセラミック素体 4 を浸漬して、乾燥した後、大気中にて 600℃ で焼き付けてガラス層 6 を形成した。このガラス層 6 を形成する工程を 2 回繰り返すことでガラス層 6 を 2 層形成した。次にガラス層 6 が形成されたセラミック素体 4 の両端面に、Ag 粉末を有機ビヒクル中に分散させて得た導電性ペーストを塗布した。次に、大気中 700℃ で導電性ペーストを焼き付けるとともにセラミック素体 4 と端子電極 5 との間に存在しているガラス層 6 を端子電極 5 中に拡散させることによって、セラミック素体 4 と端子電極 5 との導通を確保された状態とした。なお、この導電性ペーストの焼き付け工程がセラミック素体 4 の再酸化を兼ねている。最後に端子電極 5 を形成されたセラミック素体 4 に電解めっき法により、Ni めっき 7 と Sn めっき 8 とを順次めっき成膜し、これにより積層型 PTC サーミスタ 1 を得た。

#### 【0024】



【表 1】

試料 番号	組成 (mol%)					組成式	アルカリ金属量 (atom%)
	第1のアルカリ金属元素		第2のアルカリ金属元素		SiO <sub>2</sub>		
*1	Li	4	K	4	92	4(Li <sub>2</sub> O)4(K <sub>2</sub> O)92(SiO <sub>2</sub> )	14.8
*2	Li	5	K	5	90	5(Li <sub>2</sub> O)5(K <sub>2</sub> O)90(SiO <sub>2</sub> )	18.2
3	Li	6	K	6	88	6(Li <sub>2</sub> O)6(K <sub>2</sub> O)88(SiO <sub>2</sub> )	21.4
4	Li	8	K	8	84	8(Li <sub>2</sub> O)8(K <sub>2</sub> O)84(SiO <sub>2</sub> )	27.6
5	Li	10	K	10	80	10(Li <sub>2</sub> O)10(K <sub>2</sub> O)80(SiO <sub>2</sub> )	33.3
6	Li	15	K	15	70	15(Li <sub>2</sub> O)15(K <sub>2</sub> O)70(SiO <sub>2</sub> )	46.2
*7	Li	20	—	0	80	20(Li <sub>2</sub> O)80(SiO <sub>2</sub> )	33.3
*8	K	20	—	0	80	20(K <sub>2</sub> O)80(SiO <sub>2</sub> )	33.3
*9	Na	20	—	0	80	20(Na <sub>2</sub> O)80(SiO <sub>2</sub> )	33.3
*10	Na	4	K	4	92	4(Na <sub>2</sub> O)4(K <sub>2</sub> O)92(SiO <sub>2</sub> )	14.8
*11	Na	5	K	5	90	5(Na <sub>2</sub> O)5(K <sub>2</sub> O)90(SiO <sub>2</sub> )	18.2
12	Na	6	K	6	88	6(Na <sub>2</sub> O)6(K <sub>2</sub> O)88(SiO <sub>2</sub> )	21.4
13	Na	10	K	10	80	10(Na <sub>2</sub> O)10(K <sub>2</sub> O)80(SiO <sub>2</sub> )	33.3
14	Li	17	K	3	80	17(Li <sub>2</sub> O)3(K <sub>2</sub> O)80(SiO <sub>2</sub> )	33.3
15	Li	16	K	4	80	16(Li <sub>2</sub> O)4(K <sub>2</sub> O)80(SiO <sub>2</sub> )	33.3
16	Li	15	K	5	80	15(Li <sub>2</sub> O)5(K <sub>2</sub> O)80(SiO <sub>2</sub> )	33.3
17	Li	5	K	15	80	5(Li <sub>2</sub> O)15(K <sub>2</sub> O)80(SiO <sub>2</sub> )	33.3
18	Li	4	K	16	80	4(Li <sub>2</sub> O)16(K <sub>2</sub> O)80(SiO <sub>2</sub> )	33.3
19	Li	3	K	17	80	3(Li <sub>2</sub> O)17(K <sub>2</sub> O)80(SiO <sub>2</sub> )	33.3

以上の試料を用いて以下の点について特性及び物性の評価を行い、その結果を表2に示した。

(ガラスの割れやひびの有無)

試料1～試料19の積層型PTCサーミスタのセラミック素体の表面に形成されているガラス層の表面を光学顕微鏡により割れ、もしくはひびを判断した。

(めっき液の浸入の有無)

試料1～試料19の積層型PTCサーミスタから、Niめっき、及びSnめっき膜が形成されている端子電極を剥離した。そして、端子電極が剥離されたセラミック素体を酸で溶解して溶液状にし、この溶液中に含まれるSnの含有量を、Sn元素が有する光エネルギーと残りの組成物の有する光エネルギーとの差で定量分析するICP-AES分析により評価した。

(耐電圧)

セラミック素体表面におけるイオン伝導の有無を調べるため、試料1～試料19の積層型PTCサーミスタに、所定の電圧を3分間づつ印加した。そして3分間の電圧印加で積層型PTCサーミスタが破壊される電圧(耐電圧)を測定した。なお、得られた耐電圧の数値は小数点以下を四捨五入した。

【0025】

【表 2】

試料 番号	ガラスの割れの 有無	めっき液の侵入 セラミック素体中のSn量(ppm)	耐電圧 (V)
*1	あり	65	6
*2	あり	25	15
3	なし	$\leq 10$	23
4	なし	$\leq 10$	24
5	なし	$\leq 10$	23
6	なし	$\leq 10$	22
*7	なし	$\leq 10$	12
*8	なし	$\leq 10$	13
*9	なし	$\leq 10$	12
*10	あり	45	8
*11	あり	20	13
12	なし	$\leq 10$	20
13	なし	$\leq 10$	20
14	なし	$\leq 10$	15
15	なし	$\leq 10$	22
16	なし	$\leq 10$	22
17	なし	$\leq 10$	22
18	なし	$\leq 10$	22
19	なし	$\leq 10$	16

表 2 からわかるように、本発明の請求範囲に該当する試料 3～6、及び 12～19 については、ガラスの割れが発生しておらず、めっき液の侵入も 10 ppm 以下と問題ない程度にしか発生していないことがわかる。かつ、試料 3～試料 6、及び 12～19 のガラスを用いてガラス層が形成されたチップ型電子部品の耐電圧はいずれも約 15 V 以上であり、十分な耐電圧が得られていることがわかる。特に 2 種類以上のアルカリ金属元素の組合せとして Li と K とを用いており、その原子比が 2 : 8～8 : 2 の範囲内にある試料 3～6、15～18 については、耐電圧が約 22 V 以上と優れていることがわかる。一方、アルカリ金属元素がガラスの酸素を除く原子総量のうち 20 atom% よりも少ない試料 1、2、10、及び 11 については、アルカリ金属元素の十分な効果が得られずガラスに割れが生じ、めっき液が 25 ppm 以上浸入することがわかる。また、少なくとも 2 種以上のアルカリ金属元素を含んでいない試料 7～試料 9 については、ガラスの割れが生じず、めっき液の侵入は十分に防げているが、イオン伝導が生じて十分な耐電圧が得られないことがわかる。また、ガラス層に含まれるアルカリ金属元素のうち、含有量の多い上位 2 種類のアルカリ金属元素の原子比が 2 : 8 から 8 : 2 の範囲外にある試料 14、19 については本発明の範囲内であるが、若干耐電圧が低下することがわかる。

## 【図面の簡単な説明】

【0026】

【図 1】本発明のチップ型電子部品の一実施例を示す概略断面図である。

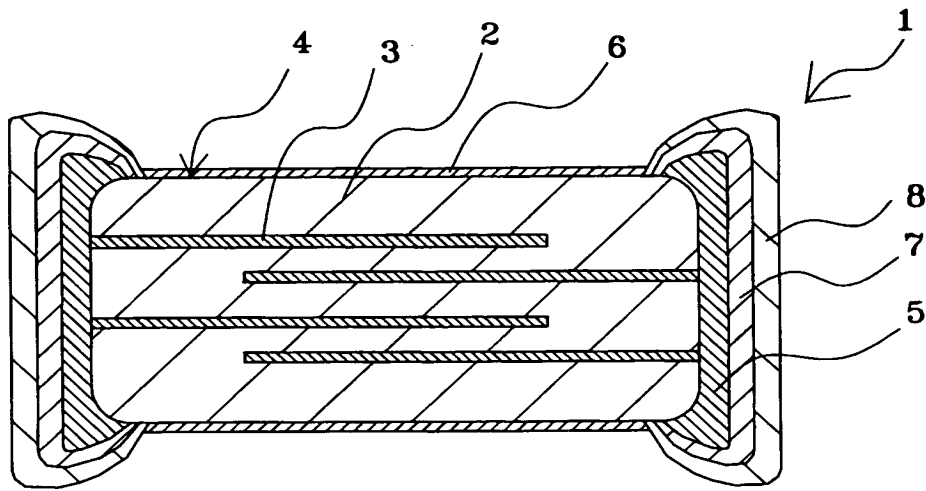
## 【符号の説明】

【0027】

- 1 積層型 PTC サーミスタ
- 2 セラミック層
- 3 内部電極
- 4 セラミック素体
- 5 端子電極
- 6 ガラス層
- 7 Ni めっき膜
- 8 Sn めっき膜

【書類名】 図面

【図 1】



**【書類名】 要約書****【要約】**

**【課題】** 本発明はセラミック素体の表面にガラス層を形成する際に、ガラス層にひびや割れによるセラミック素体へのめっき液浸入を防ぐことができ、十分な耐電圧が得られるチップ型電子部品を提供する。

**【解決手段】** セラミック素体の表面に形成される端子電極の表面に、めっき膜が形成されてなるチップ型電子部品において、前記セラミック素体の表面のうち少なくとも前記端子電極が形成されていない部分にガラス層が形成され、前記ガラス層となるガラスに、Li、Na、及びKから選ばれるアルカリ金属元素のうち少なくとも2種類が含まれており、かつ前記アルカリ金属元素の原子総量が前記ガラスの酸素を除く原子総量のうち20atom%以上含まれることを特徴とする。

**【選択図】** 図1

特願 2 0 0 3 - 2 8 9 3 2 1

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 6 2 3 1 ]

1 . 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

京都府長岡京市天神二丁目 2 6 番 1 0 号

氏 名

株式会社村田製作所